

Document made available under the Patent Cooperation Treaty (PCT)

International application number: PCT/JP04/019011

International filing date: 20 December 2004 (20.12.2004)

Document type: Certified copy of priority document

Document details: Country/Office: JP
Number: 2003-432778
Filing date: 26 December 2003 (26.12.2003)

Date of receipt at the International Bureau: 03 March 2005 (03.03.2005)

Remark: Priority document submitted or transmitted to the International Bureau in compliance with Rule 17.1(a) or (b)



World Intellectual Property Organization (WIPO) - Geneva, Switzerland
Organisation Mondiale de la Propriété Intellectuelle (OMPI) - Genève, Suisse

日 本 国 特 許 庁
JAPAN PATENT OFFICE

22.12.2004

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日 2 0 0 3 年 1 2 月 2 6 日
Date of Application:

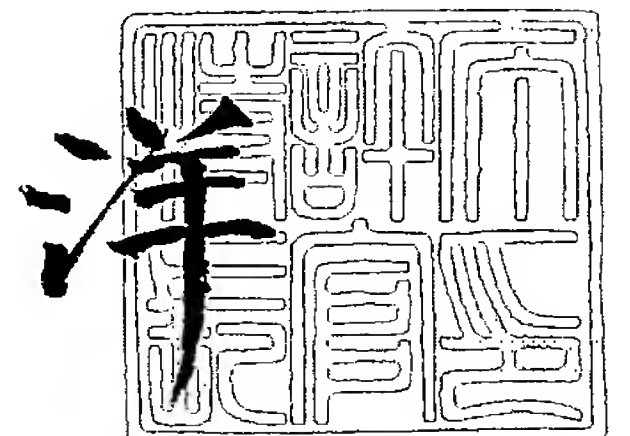
出 願 番 号 特 願 2 0 0 3 - 4 3 2 7 7 8
Application Number:
[ST. 10/C] : [J P 2 0 0 3 - 4 3 2 7 7 8]

出 願 人 ローム株式会社
Applicant(s):

2 0 0 5 年 2 月 1 8 日

特許庁長官
Commissioner,
Japan Patent Office

小 川



出証番号 出証特 2 0 0 5 - 3 0 1 2 1 2 2

【書類名】 特許願
【整理番号】 PR03-00348
【提出日】 平成15年12月26日
【あて先】 特許庁長官 今井 康夫 殿
【国際特許分類】 H03K 17/08
【発明者】
 【住所又は居所】 京都市右京区西院溝崎町 2 1 番地 ローム株式会社内
 【氏名】 大尾 光明
【発明者】
 【住所又は居所】 京都市右京区西院溝崎町 2 1 番地 ローム株式会社内
 【氏名】 柳島 大輝
【特許出願人】
 【識別番号】 000116024
 【氏名又は名称】 ローム株式会社
 【代表者】 佐藤 研一郎
【代理人】
 【識別番号】 100079555
 【弁理士】
 【氏名又は名称】 梶山 侑是
 【電話番号】 03-5330-4649
【選任した代理人】
 【識別番号】 100079957
 【弁理士】
 【氏名又は名称】 山本 富士男
 【電話番号】 03-5330-4649
【手数料の表示】
 【予納台帳番号】 061207
 【納付金額】 21,000円
【提出物件の目録】
 【物件名】 特許請求の範囲 1
 【物件名】 明細書 1
 【物件名】 図面 1
 【物件名】 要約書 1
 【包括委任状番号】 9711313

【書類名】 特許請求の範囲**【請求項 1】**

電流出力のパワートランジスタと、出力電流検出回路と、電流制限回路と、出力電流検出トランジスタとを備える半導体回路の過電流保護回路であって、

前記出力電流検出回路は、前記パワートランジスタに直列に設けられ、

前記電流制限回路は、前記パワートランジスタの出力電流が規定値に達したときに前記出力電流検出回路からのその検出信号に応じて前記パワートランジスタの駆動を所定期間停止させることで前記出力電流を制限し、

前記出力電流検出トランジスタは、前記パワートランジスタにカレントミラー接続されているものであって、

前記出力電流が前記規定値を越えた所定値に達したときに前記出力電流検出トランジスタの出力電流に応じて前記検出信号に対応する信号を前記電流制限回路に送出して前記電流制限回路を動作させる過電流保護回路。

【請求項 2】

さらに、前記所定期間は、一定期間であって、この一定期間を設定するタイマ回路を有し、前記パワートランジスタは、前記タイマ回路により OFF 期間が設定されてチョッピング駆動され、前記電流制限回路は、前記検出信号あるいはこれに対応する前記信号に応じて前記タイマ回路を動作させる請求項 1 記載の過電流保護回路。

【請求項 3】

前記出力電流は、前記パワートランジスタが電流を出力する出力端子からシンクする駆動電流である請求項 2 記載の電流制限回路。

【請求項 4】

さらに、前記出力電流検出トランジスタと接地ラインとの間に設けられた第 1 の抵抗を有し、前記パワートランジスタと前記出力電流検出トランジスタとは N チャネル MOS トランジスタであり、前記出力電流検出回路は、前記パワートランジスタと前記接地ラインとの間に設けられた第 2 の抵抗を有し、前記検出信号を前記第 2 の抵抗の端子電圧として発生し、前記電流制限回路は、前記第 2 の抵抗の端子電圧と所定の基準電圧とを比較するコンパレータを有し、このコンパレータの出力に応じて前記タイマ回路を動作させ、前記検出信号に対応する信号を前記第 1 の抵抗値の端子電圧に応じて発生する請求 3 記載の過電流保護回路。

【請求項 5】

さらに、前記出力電流が前記規定値を越えた所定値に達したときの前記第 1 の抵抗値の端子電圧に応じて ON する過電流検出トランジスタと、前記第 2 の抵抗と前記コンパレータとの間に設けられた第 3 の抵抗とを有し、前記検出信号に対応する信号は、前記過電流検出トランジスタの ON 出力に応じて前記第 3 の抵抗に電流を流して前記所定の基準電圧よりも高い電圧を発生するによる請求項 4 記載の過電流保護回路。

【請求項 6】

請求項 1 ～ 5 のいずれか記載の前記過電流保護回路を有する前記半導体回路が IC 化され前記パワートランジスタの前記出力電流によりモータを駆動するモータドライブ回路。

【請求項 7】

前記モータがステッピングモータである請求項 6 記載のモータドライブ回路。

【請求項 8】

請求項 6 または 7 項記載のモータドライブ回路を IC 化した半導体装置。

【書類名】 明細書

【発明の名称】 過電流保護回路、モータドライブ回路および半導体装置

【技術分野】

【0 0 0 1】

この発明は、過電流保護回路、モータドライブ回路および半導体装置に関し、詳しくは、ユニポーラ（半波）駆動のステッピングモータドライバにおいて、出力電流検出用の抵抗がショートしたときにパワーランジスタに過電流が流れるのを防止して、パワーランジスタの駆動動作を継続することができるような過電流保護回路に関する。

【背景技術】

【0 0 0 2】

ユニポーラ駆動のステッピングモータドライバ（パルスモータドライバ）は、1相駆動、1相-2相駆動、2相駆動等によりモータの固定子側を順次励磁することで、所定の回転角だけ突起形状の回転子を回転させる。

各固定子を励磁するための駆動電流を流すドライバは、電源に対して固定子に巻かれたコイルに直列にパワーランジスタが設けられていて、各相對応に設けられたパワーランジスタが所定のタイミングでON/OFFされることで、固定子が順次励磁されてステッピングモータがドライブされる。

パワーランジスタがONすると、励磁コイルのインダクタンスとパワーランジスタ等のインピーダンスにより決定される所定の時定数の過渡現象でON期間の間順次駆動電流が増加していく。この増加量を所定値までに制限するために、パワーランジスタをONから所定の期間後にOFFすることで、パワーランジスタに過電流が流れないように制御される。そのため、パワーランジスタは、通常、ON/OFFする“H”（HIGHレベル）、“L”（LOWレベル）の論理値パルスで各相がパルス駆動される。

【0 0 0 3】

このようなパルス駆動制御の1つとして、ON期間をタイマ回路で設定して制御するチョップ制御の3相モータドライバとそのIGBTパワーランジスタの保護回路が公知である（特許文献1）。

この特許文献1（特開平11-112313号）に示されているように、この種のドライバの過電流保護回路は、出力電流を検出する電流検出回路とパワーランジスタの駆動を停止する過電流検出回路とで構成される。電流検出回路は、通常、パワーランジスタに直列に設けられている。過電流検出回路は、出力電流値が所定値以上の過電流になったときに得られる電流検出回路からの検出信号に応じて動作する。

【特許文献1】 特開平11-112313号公報

【発明の開示】

【発明が解決しようとする課題】

【0 0 0 4】

前記の過電流検出（あるいは電流制限）のための電流検出回路は、パワーランジスタに直列に1Ω以下の小さい抵抗を設けるのが一番単純な回路になる。しかし、この電流値検出抵抗がショートしたときには、過電流保護回路（あるいは電流制限回路）がはたらない。そのため、パワーランジスタが破壊される問題がある。

また、このような場合に限らず、電流検出回路に電流検出信号が発生しないような故障が発生したときにも同様に過電流保護回路は機能しない。

この発明の目的は、このような従来技術の問題点を解決するものであり、出力電流検出用の回路が故障したときにもパワーランジスタに過電流が流れるのを防止して、パワーランジスタの駆動動作を継続することができる過電流保護回路、モータドライブ回路および半導体装置を提供することにある。

この発明の他の目的は、出力電流検出用の回路が故障したときにもパワーランジスタに過電流が流れるのを防止して、パワーランジスタの駆動動作を継続することができる信頼性の高いモータドライブ回路および半導体装置を提供することにある。

【課題を解決するための手段】

【0005】

このような目的を達成するためのこの発明の過電流保護回路、モータドライブ回路および半導体装置の構成は、電流出力のパワートランジスタに直列に設けられた出力電流検出回路と、パワートランジスタの出力電流が規定値に達したときに出力電流検出回路からのその検出信号に応じてパワートランジスタの駆動を所定期間停止させることで出力電流を制限する電流制限回路と、パワートランジスタにカレントミラー接続された出力電流検出トランジスタとを備えていて、

出力電流が前記の規定値を越えた所定値に達したときに出力電流検出トランジスタの出力電流に応じて前記検出信号に対応する信号を電流制限回路に送出して電流制限回路を動作させるものである。

【発明の効果】

【0006】

ところで、出力電流値検出抵抗は、通常 $1\ \Omega$ 以下の抵抗値の小さい抵抗が用いられるので、この抵抗がショートして $0\ \Omega$ (抵抗の端子電圧が電圧ゼロ) になったとしても、過電流保護回路が機能しない点を除いては駆動回路全体としての動作はほとんど影響がない。

そこで、この発明にあつては、出力電流検出回路のほかにパワートランジスタにカレントミラー接続された出力電流検出トランジスタを設けて過電流保護を別の配線ルートで行い、かつ、電流制限回路を動作させてこれを利用する。

特に、モータドライブ回路のように、パワートランジスタに直列に励磁コイルが接続され、出力電流検出回路がパワートランジスタに直列に接続された抵抗であるときには、たとえば、この抵抗がショートしても (抵抗の端子電圧が電圧ゼロになっても)、この発明では、前記の構成のように、モータドライブ回路をそのまま使用することができ、かつ、過電流を防止できるので、パワートランジスタが破壊されないで済む。これにより、このような故障においてもモータドライブ回路をダメにすることなく、救うことができる。

その結果、出力電流検出用の回路が故障したときにもパワートランジスタに過電流が流れるのを防止し、パワートランジスタの駆動動作を継続することができる過電流保護回路を提供することができる。さらに、信頼性の高いモータドライブ回路および半導体装置を容易に実現できる。

【発明を実施するための最良の形態】

【0007】

図1は、この発明の過電流保護回路を適用した一実施例のユニポーラ駆動のステッピングモータドライバのブロック図、図2は、その駆動タイミングチャートである。

図1において、10は、励磁コイルが4個のユニポーラ駆動のステッピングモータドライバICである。これには、単相駆動回路1a、1b、1c、1dが設けられ、それぞれの出力端子2a、2b、2c、2dにはステッピングモータ11の励磁コイル11a、11b、11c、11dがそれぞれ接続されている。

これら励磁コイル11a、11b、11c、11dは、電源(電池)12の電源ライン13に接続されてこれから電力供給を受ける。なお、各励磁コイル11a、11b、11c、11dには、それぞれフライホイールダイオードDが並列に接続されている。

また、電源12は、端子2eを介してIC内部の電圧レギュレータ回路(REG)2に電力を供給して、REG2を介して内部電源ライン+VDDに安定化した所定の電圧、例えば、1.2Vの電力を送出する。

単相駆動回路1a、1b、1c、1dは、それぞれ同一の回路で構成されているので、その詳細を単相駆動回路1aのみに示す。以下、単相駆動回路1aについて説明し、単相駆動回路1b、1c、1dは、同様であるのでその説明を割愛する。

【0008】

単相駆動回路1aについて説明すると、NチャネルMOSFETパワートランジスタ3と、出力電流検出用のNチャネルMOSFETトランジスタ4、電流制限回路5、そして過電流検出回路6とからなる。なお、説明の都合上、各単相駆動回路の電流制限回路5は

、点線枠の外に出してある。

パワートランジスタ 3 は、ドレインが出力端子 2 a に接続され、出力端子 2 a に励磁電流を出力する。トランジスタ 4 は、ドレインが出力端子 2 a に接続され、パワートランジスタ 4 とカレントミラー接続されている。なお、出力端子 2 a の出力電流は、この出力端子 2 a に励磁コイル 1 1 a からシンクする電流となる。

パワートランジスタ 3 のソース側は、端子 2 f を介して I C 外部に取り付けられた出力電流検出用の抵抗 R_s に接続され、これを介して接地されている。

なお、トランジスタ 4 とパワートランジスタ 3 とのチャネル幅（ゲート幅）の比は、1 : N（N は 2 以上の数）に設定されている。そこで、パワートランジスタ 3 に流れる出力電流の $1 / (N + 1)$ の電流がトランジスタ 4 に流れる。

【0 0 0 9】

電流制限回路 5 は、抵抗 R_0 と、コンパレータ 5 a、そして、基準電圧発生回路 5 b とからなる。

抵抗 R_0 は、端子 2 f とコンパレータ 5 a の（+）入力端子との間に接続され、基準電圧発生回路 5 b は、I C 外部に設けられ、端子 2 g を介してコンパレータ 5 a の（-）入力端子に接続され、基準電圧 V_{REF} を（-）入力端子に加える。出力電流検出用の抵抗 R_s の端子電圧が抵抗 R_0 とコンパレータ 5 a との接続点 N に現れる電圧を V_s とすると、パワートランジスタ 3 の出力電流が増加して、電圧 V_s が基準電圧 V_{REF} を越えるような出力電流がパワートランジスタ 3 に発生したとき、言い換えれば、出力電流が規定値になったときに、コンパレータ 5 a は検出パルス S を発生する。この検出パルス S は、チョッピングパルス発生回路 7 に加えられて、“H” のチョッピングパルス P を OFF（“H” から“L”）にするとともに OFF タイマ回路 8 を駆動する。これによりパワートランジスタ 3 は OFF になる（後述）。

なお、ここで、 $R_0 \gg R_s$ とする。 R_0 は抵抗 R_0 の抵抗値、 R_s は抵抗 R_s の抵抗値であって、 1Ω 以下の値、例えば、 0.3Ω 程度である。

チョッピングパルス P の停止時間（“L” の期間）は、OFF 時間設定の OFF タイマ回路 8 によりカウントされて、一定期間後（図 2（b）の T_{OFF} 参照）、例えば、 $15 \mu\text{sec}$ 後にチョッピングパルス P が“L” から“H” となり、例えば、 $30 \mu\text{sec} \sim 50 \mu\text{sec}$ 程度の範囲で選択された期間の間“H” となる。すなわち、チョッピングパルス P は、定常状態で“H” のパルスが検出パルス S に応じて“L” となり、一定時間後に“H” となることで、チョッピングパルスとして生成される。

その結果、電流制限回路 5 は、抵抗 R_s の端子電圧による接続点 N の電圧 V_s が電圧 V_{REF} を越えたときに駆動電流を停止させてパワートランジスタ 3 の出力電流を制限する。この点で電流制限回路 5 は、過電流保護回路を兼ねるものとして設けられている。

【0 0 1 0】

定常状態で“H” のチョッピングパルス P は、相励磁信号生成回路 9 に送出されて、例えば、相励磁信号生成回路 9 においてアンドゲートにより単相駆動回路 1 a のゲート駆動パルスの“H” とアンド論理が採られて、パワートランジスタ 3 のゲートに出力される（図 2（a），（b）参照）。そこで、パワートランジスタ 3 とトランジスタ 4 のゲートには、ゲート駆動パルスの“H” の期間、所定の周波数でチョッピングされてチョッピングパルス（チョッピングパルス P に対応）が相励磁信号生成回路 9 から加えられ、このパルスが“L” のときには、ゲート駆動パルスは“L” となり、パワートランジスタ 3 が OFF にされて、ステッピングモータ 1 1 の励磁コイル 1 1 a に対する駆動電流が停止する。

ここで、各励磁コイルにはフライホイールダイオード D が並列に設けられているので、各励磁コイル 1 1 a，1 1 b，1 1 c，1 1 d に流れるそれぞれの電流は、チョッピングパルス P が“L” の OFF 期間にはフライホイールダイオード D を通して流れる。それは、チョッピングパルス P による ON 期間と OFF 期間との関係で決定される平均的な電流となる。

【0 0 1 1】

ここでは、チョッピングパルス発生回路 7 と OFF タイマ回路 8 とは、単相駆動回路 1

a, 1 b, 1 c, 1 d に対応して共通に設けられていて、各単相駆動回路 1 a, 1 b, 1 c, 1 d の励磁コイル駆動に対応してチョッピングパルス P がそれぞれに生成され、相励磁信号生成回路 9 に送出される。

相励磁信号生成回路 9 は、各励磁コイルを単相駆動、1 相 - 2 相駆動、2 相駆動等に応じて、単相駆動回路 1 a, 1 b, 1 c, 1 d の各パワートランジスタ 3 のゲート駆動パルスを所定のタイミングで生成する回路であって、“H”、“L”のゲート駆動パルスを発生する。さらに、駆動電流を制限するために“H”の期間は、それぞれのゲート駆動パルスがチョッピングパルス P によりチョッピングされる。

【0 0 1 2】

過電流検出回路 6 は、抵抗 R1 と、NPN バイポーラトランジスタ Q1、抵抗 R2、そして PNP バイポーラトランジスタ Q2, Q3 からなるカレントミラー回路 6 a とからなる。

抵抗 R1 は、トランジスタ 4 のソースとグランド GND との間に接続されている。

トランジスタ Q1 は、過電流検出用のトランジスタであって、そのエミッタがグランド GND に接続され、そのコレクタが抵抗 R2 を介してトランジスタ Q2 のコレクタに接続されている。トランジスタ Q1 のベースは、トランジスタ 4 のソースに接続され、抵抗 R1 の端子電圧 V b がトランジスタ Q1 のベースに供給される。そこで、端子電圧 V b が 1 V f (= 0.7 V、ベース - エミッタ間順方向電圧) を越えたときにトランジスタ Q1 は、ON となり、過電流を検出する。

トランジスタ Q2 は、ダイオード接続されたカレントミラーの入力側のトランジスタであって、そのエミッタ側は、出力側トランジスタ Q3 のエミッタとともに電源ライン + V D に接続され、出力側トランジスタ Q3 のコレクタが抵抗 R0 とコンパレータ 5 a の (+) 入力端子との接続点 N に接続されている。

【0 0 1 3】

図 2 に従って過電流検出回路 6 の動作を説明する。

図 2 (a) は、単相駆動回路 1 a のゲート駆動パルスであり、これが“H”の期間の間、パワートランジスタ 3 がチョッピング駆動される。図 2 (b) は、そのチョッピングパルス P であり、これの“H”の期間の間、ステッピングモータ 1 1 の励磁コイル 1 1 a に対して駆動電流が流れるので、出力端子 2 a の出力電圧 V out は、図 2 (c) のようになる。

電流制限回路 5 の動作により、通常は、コンパレータ 5 a の (+) 入力端子に加えられる接続点 N の電圧 V s は、V REF まで上昇してグランド GND へと落ちる電圧となる (図 2 (d) 参照) が、抵抗 R s がショートしたときに (抵抗 R s の端子電圧が電圧ゼロになったとき) は、2 つ目以降の波形のように、端子 2 f に電圧が発生しないので、そのままであると、接続点 N の電圧 V s は、グランド GND へと落ちる。このときには電流制限回路 5 が電流制限動作をしない。そこで、図 2 (b) に示すように、出力端子 2 a の出力電圧 V out は上昇する。

その結果、抵抗 R s がショートしたときには、電流制限回路 5 により制限される電流以上の出力電流がパワートランジスタ 3 に流れることになる。

【0 0 1 4】

このときに、例えば、2.6 A を越える電流が流れたとすると、これに応じた電流がトランジスタ 4 に流れて、抵抗 R1 の端子電圧 V b を上昇させる (図 2 (e) 参照)。なお、パワートランジスタ 3 の最大定格電流は、3.0 A (> 2.6 A) であるとする。

この端子電圧 V b が 1 V f を越えたときに過電流検出用のトランジスタ Q1 が ON となり、カレントミラー回路 6 a を動作させて抵抗 R0、ショートした抵抗 R s を介してグランド GND へとカレントミラーの出力側トランジスタ Q3 から電流 I が流れる (図 2 (f) 参照)。このときの抵抗 R0 の抵抗値は、電流 I により接続点 N の電圧 V s が電圧 V REF を越える電圧になるように設定されている (図 2 (g) 参照)。

その結果、コンパレータ 5 a の出力は“H”となり、チョッピングパルス P が OFF して“H”から“L”となり、OFF タイマ回路 8 が駆動され、ゲート駆動パルスが“L”になる。そして、パルスチョッピングパルス P の OFF 期間の間 (“L”の間) パワート

ランジスタ 3 が OFF する。

パワートランジスタ 3 が OFF すると、駆動電流が停止して抵抗 R1 の端子電圧がグラウンド G 電位まで落ちる。それによりトランジスタ Q1 が OFF となり、カレントミラー回路 6 a の動作が停止する (図 2 (e) 参照)。

OFF 期間経過後にパルスチョッピングパルス P が “H” になると、パワートランジスタ 3 が ON して、励磁コイル 1 1 a に駆動電流が流れる。

その結果、図 2 (h) に示すような電流波形で励磁コイル 1 1 a が電流駆動され、前記のような状態が繰り返される。なお、図 2 (h) は、説明のためのものであって、出力端子 2 a の出力電流は、この出力端子 2 a に励磁コイル 1 1 a からシンクする電流を示していて、図 2 (c) の出力電圧波形に対する電流波形のデイレ等とは考慮していない。図 2

(h) において、I1 は、電流制限回路 5 により制限される規定電流値、例えば、2. 6 A に相当する。また、I2 は、過電流検出回路 6 により制限される電流値であって、例えば、前記より少し大きな値の 2. 7 A に相当する。いずれの場合も、最大定格電流以下に設定される。

これにより、ステッピングモータドライバ IC 10 は、たとえ、抵抗 Rs がショートしても駆動回路として動作し、パワートランジスタ 3 は、過電流保護回路 6 が動作するので、破壊されることはない。

【0015】

ところで、実施例では、トランジスタ 4 のソースは、抵抗 R1 を介してグラウンド GND に接続され、トランジスタ Q1 のエミッタもグラウンド GND に接続されているが、抵抗 Rs がショートしたときに過電流検出回路 6 が動作すればよいので、トランジスタ 4 のソースを、抵抗 R1 を介して端子 2 f に接続し、トランジスタ Q1 のエミッタも端子 2 f に接続する構成を採ってもよい。この場合には、特に、トランジスタ Q3 のコレクタを抵抗を介してコンパレータ 5 a の (+) 入力端子に接続するとよい。

また、実施例では、コンパレータ 5 a は、単相駆動回路 1 a, 1 b, 1 c, 1 d にそれぞれ設けられる構成となっているが、コンパレータ 5 a は、複数の単相駆動回路に共通に設けられていてもよい。この場合、例えば、単相駆動回路 1 a, 1 b のそれぞれのコンパレータ 5 a と、単相駆動回路 1 c, 1 d のそれぞれのコンパレータ 5 a とに対して出力電流値の検出抵抗 Rs をそれぞれに共通化することができる。

また、実施例のパワートランジスタ Tr は、MOSFET トランジスタであるが、これは、バイポーラトランジスタであってもよいことはもちろんである。

さらに、実施例では、ユニポーラ駆動のステッピングモータドライバ IC のモータ駆動回路について説明しているが、パワートランジスタの出力回路をプッシュ・プル動作の駆動回路として、バイポーラ駆動のステッピングモータドライバ IC に実施例を適用してもよいことはもちろんである。

なお、実施例では、説明上、過電流検出回路 6 に電流検出用のトランジスタ 4 を含めていないが、これを含めて過電流検出回路と考えてもよいことはもちろんである。また、電流制限回路 5 の抵抗 R0 は、過電流検出回路 6 側に含めてもよいことはもちろんである。

【産業上の利用可能性】

【0016】

以上説明してきたが、実施例では、電流検出用の抵抗 Rs がショートした場合 (抵抗 Rs の端子電圧が電圧ゼロになった場合) について説明しているが、抵抗 Rs がショートした場合に限らず、パワートランジスタ 3 の出力電流検出用の回路が故障 (パワートランジスタの出力ラインの断線は除く) して検出信号が発生しないときには、電流制限が行われないので抵抗 Rs がショートした場合 (抵抗 Rs の端子電圧が電圧ゼロになった場合) と同様の現象になる。そこで、この発明は、パワートランジスタの出力電流検出用の回路が故障した場合にも同様に適用される。

また、実施例では、チョッピングパルス発生回路 7 と OFF タイマ回路 8 を介してパワートランジスタ 3 の OFF 制御をしているが、パワートランジスタ 3 が OFF される構成であれば、チョッピングパルス発生回路 7 や OFF タイマ回路 8 はこの発明にとって必ず

しも必要な構成ではない。

さらに、実施例では、ステッピングモータドライバ I C について説明しているが、規定の電流値でパワートランジスタを O F F して駆動電流を制限するような電流制限回路を有するドライブ回路であれば、どのような回路であってもこの発明は適用できる。

【図面の簡単な説明】

【 0 0 1 7 】

【図 1】 図 1 は、この発明の過電流保護回路を適用した一実施例のユニポーラ駆動のステッピングモータドライバのブロック図である。

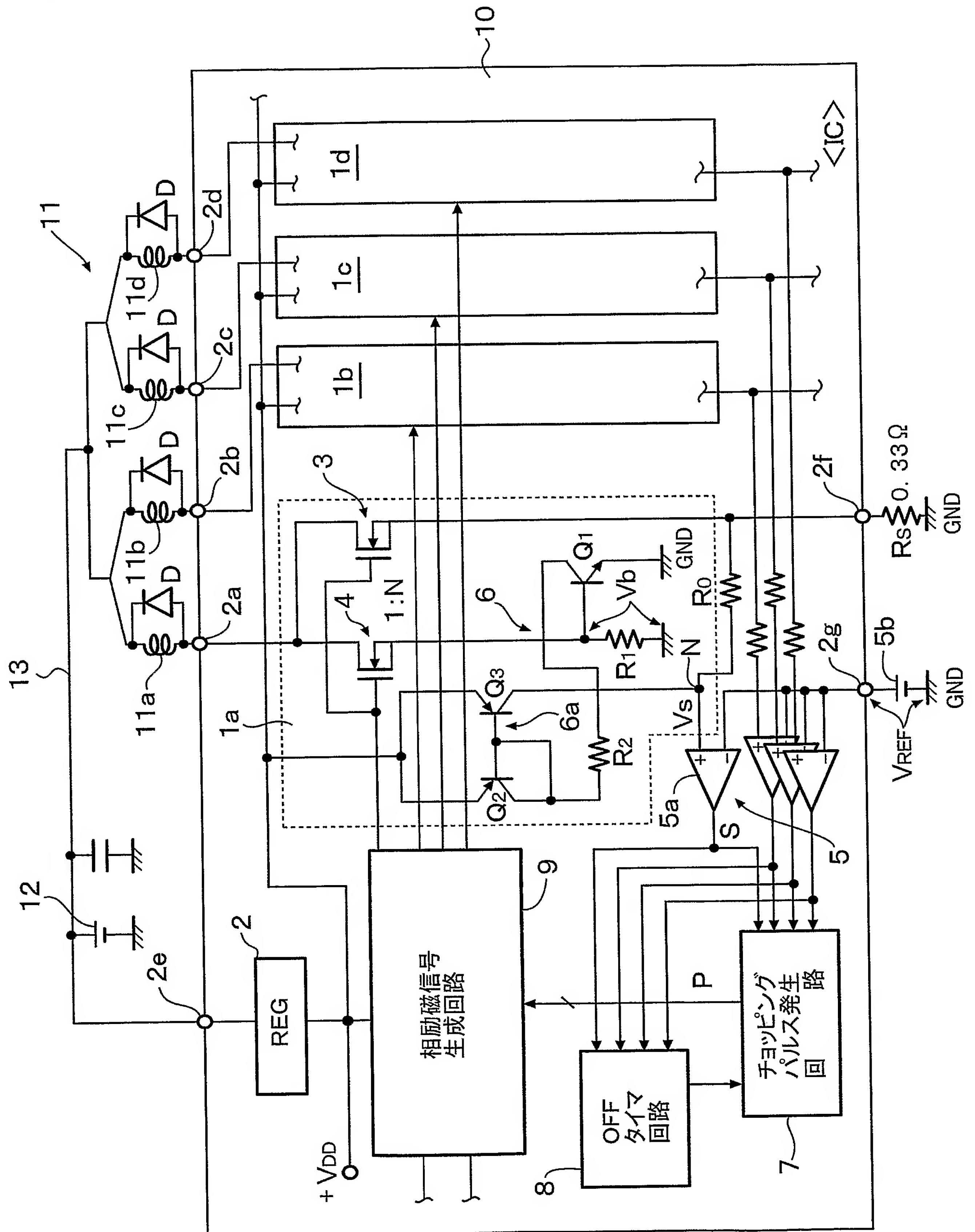
【図 2】 図 2 は、その駆動タイミングチャートである。

【符号の説明】

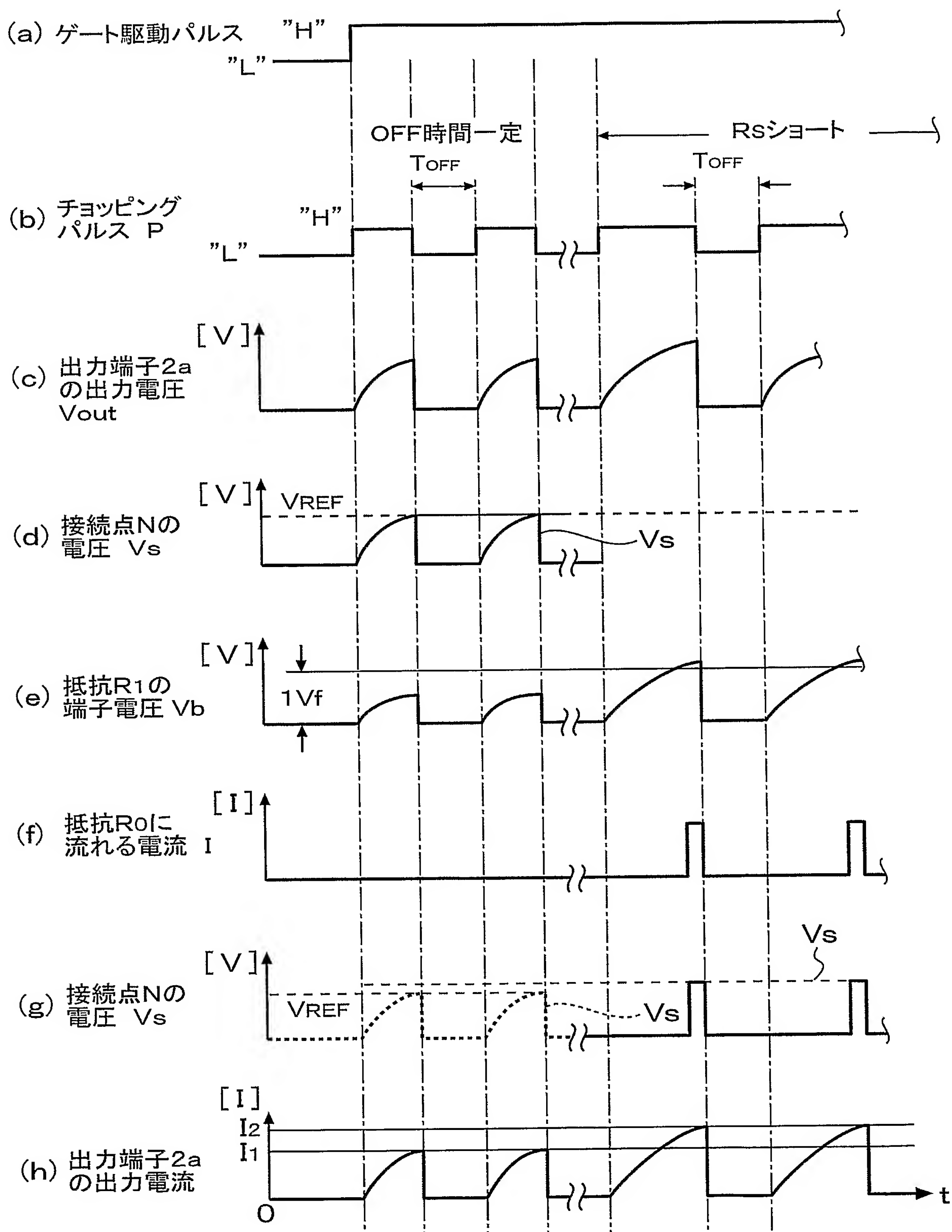
【 0 0 1 8 】

1 a, 1 b, 1 c, 1 d…単相駆動回路、
2 a, 2 b, 2 c, 2 d…出力端子、
3, 4…Nチャネル M O S F E T パワートランジスタ、
5…電流制限回路、5 a…コンパレータ、
6…過電流検出回路、6 a…カレントミラー回路、
7…チョッピングパルス発生回路、8…O F F タイマ回路、
9…相励磁信号生成回路、
1 0…ステッピングモータドライバ I C、
1 1 a, 1 1 b, 1 1 c, 1 1 d…励磁コイル、
1 2…電源、R 0、R s、抵抗 R 1～R 3…抵抗、
Q 1～Q 3…バイポーラトランジスタ、D…フライホイールダイオード。

【書類名】 図面
【図 1】



【図 2】



【書類名】 要約書

【要約】

【課題】

出力電流検出用の回路が故障したときにもパワートランジスタに過電流が流れるのを防止して、パワートランジスタの駆動動作を継続することができる過電流保護回路、モータドライブ回路および半導体装置を提供することにある。

【解決手段】

この発明は、モータドライブ回路および半導体装置の特徴は、電流出力のパワートランジスタに直列に設けられた出力電流検出回路と、パワートランジスタの出力電流が規定値に達したときに出力電流検出回路からその検出信号に応じてパワートランジスタの駆動を所定期間停止させることで出力電流を制限する電流制限回路と、パワートランジスタにカレントミラー接続された出力電流検出トランジスタとを備え、出力電流が前記の規定値を越えた所定値に達したときに出力電流検出トランジスタの出力電流に応じて前記検出信号に対応する信号を電流制限回路に送出して電流制限回路を動作させるものである。

【選択図】 図 1

特願 2 0 0 3 - 4 3 2 7 7 8

出 願 人 履 歴 情 報

識別番号 [0 0 0 1 1 6 0 2 4]

1. 変更年月日	1 9 9 0 年 8 月 2 2 日
[変更理由]	新規登録
住 所	京都府京都市右京区西院溝崎町 2 1 番地
氏 名	ローム株式会社